

DIALOG(R) File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

010818132 **Image available**

WPI Acc No: 1996-315085/ 199632

XRPX Acc No: N96-265243

Photovoltaic component for solar-battery module - has electrically
conductive foil connected to electrically conductive substrate with lower
electric conductivity than foil

Patent Assignee: CANON KK (CANO)

Inventor: INOUE K; TAKADA T; TAKEYAMA Y; TSUZUKI K

Number of Countries: 002 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8139349	A	19960531	JP 94271628	A	19941104	199632 B
US 5667596	A	19970916	US 95552230	A	19951102	199743
			US 97789876	A	19970128	

Priority Applications (No Type Date): JP 94271628 A 19941104

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

JP 8139349	A		13	H01L-031/04	
------------	---	--	----	-------------	--

US 5667596	A		18	H01L-031/04	Cont of application US 95552230
------------	---	--	----	-------------	---------------------------------

Abstract (Basic): JP 8139349 A

The component includes an electrically conductive foil on its light
concealed surface. The foil which comes in contacts with the edge of an
electrically conductive substrate is made from mostly copper.

The foil has a thickness greater than 70 micrometers and less than
150 micrometers. The electrically conductive foil has a higher electric
conductivity than the electrically conductive substrate. The substrate
is made from stainless steel.

ADVANTAGE - Reduces resistance loss due to current collector
generated is distributed. Provides cost effective but reliable
photovoltaic component.

Dwg.1/8

Abstract (Equivalent): US 5667596 A

A photovoltaic device comprising at least a photoactive
semiconductor layer formed on one major surface of a conductive base
plate, wherein at least one conductive foil having a higher
conductivity than said conductive base plate and being in electrical
contact with said conductive base plate is formed along at least one
side edge of the non-light receiving surface of said conductive base
plate and not in contact with said photoactive semiconductor layer.

Dwg.2a,b/8

c

Title Terms: PHOTOVOLTAIC; COMPONENT; SOLAR; BATTERY; MODULE; ELECTRIC;
CONDUCTING; FOIL; CONNECT; ELECTRIC; CONDUCTING; SUBSTRATE; LOWER;
ELECTRIC; CONDUCTING; FOIL

Derwent Class: U12; X15

International Patent Class (Main): H01L-031/04

International Patent Class (Additional): H01L-031/05; H01L-031/18

File Segment: EPI

Manual Codes (EPI/S-X): U12-A02A; X15-A02; X15-A02A

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-139349

(43) 公開日 平成8年(1996)5月31日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 31/04

H 0 1 L 31/ 04

S
M

審査請求 未請求 請求項の数9 O L (全 13 頁)

(21) 出願番号 特願平6-271628

(22) 出願日 平成6年(1994)11月4日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 都築 幸司

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

(72) 発明者 井上 勝彦

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

(72) 発明者 高田 健司

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

(74) 代理人 弁理士 福森 久夫

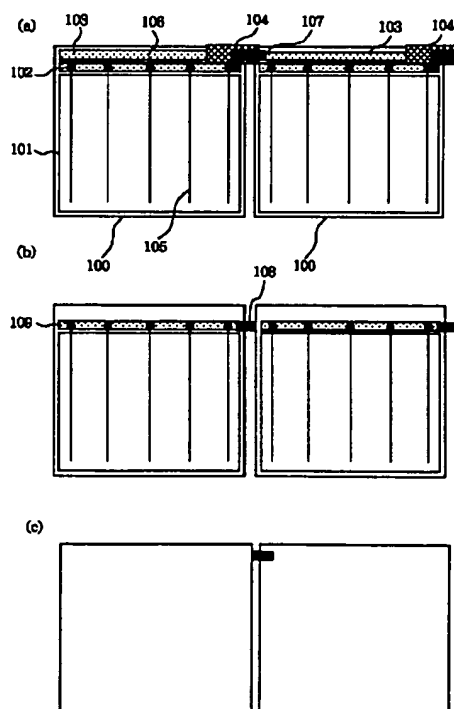
最終頁に続く

(54) 【発明の名称】 光起電力素子及びその製造方法

(57) 【要約】

【目的】 発生する電流を分散して集電することにより、抵抗損失が少なく、大面積化にも対応できる高変換効率の光起電力素子を提供する。

【構成】 4辺からなる導電性基板を有する光起電力素子において、該導電性基板の少なくとも1辺に、該導電性基板と接触して、該導電性基板よりも高い電気導電性を有する導電性箔体を少なくとも1つ設けたことを特徴とする。前記導電性箔体は、光起電力素子の非受光面側に設けられており、銅を主成分とすることを特徴とする。また、前記導電性箔体の厚みは、70 μ m以上150 μ m以下であり、前記導電性箔体が前記導電性基板の相対する2辺に設けられていることを特徴とする。さらに、前記導電性基板は、ステンレス基板であることを特徴とする。またさらに、光起電力素子及びその製造方法において、前記導電性箔体と前記導電性基板は、超音波溶接法により接続されていることを特徴とする。



【特許請求の範囲】

【請求項1】 4辺からなる導電性基板を有する光起電力素子において、該導電性基板の少なくとも1辺に、該導電性基板と接触して、該導電性基板よりも高い電気導電性を有する導電性箔体を少なくとも1つ設けたことを特徴とする光起電力素子。

【請求項2】 前記導電性箔体が、光起電力素子の非受光面側に設けられていることを特徴とする請求項1に記載の光起電力素子。

【請求項3】 前記導電性箔体が、銅を主成分とすることを特徴とする請求項1又は2に記載の光起電力素子。

【請求項4】 前記導電性箔体の厚みが、 $70\mu\text{m}$ 以上 $150\mu\text{m}$ 以下であることを特徴とする請求項1乃至3のいずれか1項に記載の光起電力素子。

【請求項5】 前記導電性基板が、ステンレス基板であることを特徴とする請求項1乃至4のいずれか1項に記載の光起電力素子。

【請求項6】 前記導電性箔体と前記導電性基板が、超音波溶接法により溶接されていることを特徴とする請求項1乃至5のいずれか1項に記載の光起電力素子。

【請求項7】 前記導電性箔体が、前記導電性基板の相対する2辺に設けられていることを特徴とする請求項1乃至6のいずれか1項に記載の光起電力素子。

【請求項8】 前記導電性基板に設置している前記導電性箔体の部分が、該導電性基板に対して直角に折り曲げられていることを特徴とする請求項1乃至6のいずれか1項に記載の光起電力素子。

【請求項9】 請求項1乃至8のいずれか1項に記載の光起電力素子の製造方法において、前記導電性箔体と前記導電性基板が、超音波溶接法により接続されていることを特徴とする光起電力素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、光起電力素子及びその製造方に関する。

【0002】

【従来の技術】光を入射させて起電力を発生させる光電変換素子は、様々なところで利用されている。特に、近年は環境問題に対する関心の高まりから、クリーンエネルギーである太陽電池への応用に期待が高まっている。

【0003】現在、太陽電池としては、単結晶シリコン又は多結晶シリコンを用いた結晶系と、アモルファスシリコンを用いた非晶質系、及び化合物半導体系に大別される。その中でも、アモルファスシリコン太陽電池は、変換効率こそ結晶系の太陽電池に及ばないものの、大面積化が容易で、かつ光吸収係数が大きいので薄膜で動作するなどの結晶系太陽電池にはない優れた特徴をもっており、将来を有望視されている太陽電池の1つである。

【0004】それにもかかわらず、現在太陽電池の普及を阻んでいる1つの理由としては、太陽電池の製造コス

トが高いという点がある。太陽電池の製造コストを下げる方法としては、例えば、次のような点が挙げられる。

(1) 発電領域の効率的利用

(2) 接続箇所を減らすことによる接続部材料費の削減、及び接続のための人件費の削減

(3) 光電変換層の製造費等の低減

これらの点を改善するためには、太陽電池の大面積化が必要不可欠である。

【0005】図7は、従来の光起電力素子を示す模式図である。図7(a)は受光面側から見た平面図であり、図7(b)は図7(a)におけるX-X'部分の断面図である。また、図7(c)は図7(a)の光起電力素子を直列接続した状態を表している平面図である。

【0006】図7に示した光起電力素子700は、ステンレス等の基板702の上に下部電極層703を、下部電極層703の上に半導体層704を、さらに半導体層704の上に上部電極層705を順次積層して作製している。上部電極層705としては、反射防止手段と集電手段を兼ねて酸化インジウム等の透明導電膜が形成してある。

【0007】透明導電膜は、 FeCl_3 、 AlCl_3 等を含むエッチングペーストをスクリーン印刷等の方法で塗布し加熱することによって、一部が図中701(エッチングライン)に示す線状に除去されている。透明導電膜の一部除去の目的は、光起電力素子の外周切断時に発生する基板と透明導電膜との短絡の悪影響を、光起電力素子の有効受光範囲に及ぼさないようにすることである。

【0008】また、光起電力素子700の表面には、発電された電力を効率よく集電するための集電電極707が形成されている。集電電極707は、半導体層で発生した電力を損失なく取り出すために、予め導電性接着剤を薄くコートした金属ワイヤー(例えばカーボンペーストをコートした銅ワイヤー)を透明導電膜上に接着している。銅ワイヤーを用いる理由は、導電率が高いものを使用して電流損失を低減するためである。

【0009】さらに、これらの集電電極707のさらなる集電電極として導電性箔体708が設けられている。導電性箔体708の下部には、電気的特性が不安定なエッチングライン部との絶縁を確保するために、絶縁部材709が設けられている。

【0010】上記のとおり製造された光起電力素子においては、金属箔材708及びステンレス基板702が両極の端子として機能し、電力を取り出すことができる。

【0011】しかしながら、これだけでは発電用途には不十分である。何故ならば、単一の発電セルでは発生電圧が低すぎるからである。これを改善するためには、セルを直列接続することによって、高電圧化を図る必要がある。

【0012】図7(c)は、図7(a)の光起電力素子を直列接続した状態を表している。一つの光起電力素子

の導電性箔体710と、これに隣接する光起電力素子の基板711とを、銅箔（接続部材）712を用いて接続することにより、各光起電力素子を電氣的に直列化する。接続にはステンレス用のフラックス入りの半田を使用するため、半田づけ後にMEK等の溶剤で洗浄して直列化が完成する。

【0013】

【発明が解決しようとする課題】しかしながら、上記従来の太陽電池を大面積化しようとした場合には、単に面積が増加するだけではなく、変換効率において以下のよう

な問題点が生じる。
【0014】（1）発生電流量の増加、及び集電電極707が長くなることにより、抵抗損失（ I^2R ）が増加し、変換効率が低下する。

【0015】（2）ステンレス基板のような導電性のあまり良好でない導電性基板を使用する場合、電流の行路長が増加するため、抵抗損失（ I^2R ）が大きくなり変換効率が低下する。

【0016】本発明の目的は、上記2項目のうち（2）を改善することである。

【0017】以下では、上記（2）の問題点を、図8を用いて具体的に説明する。図8（a）と図8（b）は、光起電力素子のステンレス基板上での電流経路を示している。図8（a）は、従来の面積を有する光起電力素子の場合であり、図8（b）は、大面積化を図った光起電力素子の場合である。また、図7（C）は、図8（b）の大面積化を図った光起電力素子を、光入射面側からみた平面図である。

【0018】図8（a）において、光起電力素子800で発生した電流は、ステンレス基板801のいたる場所から発生し、図中矢印のごとくステンレス基板801上を通過して直列部材802に向かって一斉に流れ込む。直列部材802の近傍（領域A）では、光起電力素子800で発生した全電流が集結する。この場合の抵抗損失（ I^2R ）は、発生電流量（ I ）とステンレス基板の抵抗（ R ）でほぼ決まるが、とりわけ領域Aでは、全電流が集中するために抵抗損失が大きくなる。しかしながら、光起電力素子が小面積の場合には発生電流量も少ないためにさほど問題とはならない。

【0019】図8（b）は、大面積化を図った光起電力素子での電流経路を示している。経路自体は、従来例（図8（a））と同様であり、基板811上で発生した電流は直列部材812に向かって流れ込む。しかし、発生電流量が大きく、またステンレス上での電流行路長も長くなることから、領域Bに近づくほど抵抗損失は大きくなり、従来例と比較すると無視できないほどの変換効率の低下を招いてしまう。

【0020】以下では、従来例における各部材の寸法ならびに損失について詳細に説明する。

【0021】図8（a）における光起電力素子800

は、1枚が縦300mm、横100mmの長方形（面積300cm²であり、基板は厚み125μmのステンレス基板（体積抵抗率6.0×10⁻⁵Ωcm）である。光起電力素子の性能は、発生する電流密度を6.0mA/cm²、動作電圧を1.5Vとすると、発生電力は2.7Wとなる。ここで、ステンレス基板に同電流が発生し、総電流が直列部材802の方向に集中すると仮定した場合、計算により抵抗損失は0.09Wとなり、総発生電力の3.51%を占める。

【0022】一方、図8（b）における光起電力素子810は、1枚が300mmの正方形（面積900cm²）であり、図8（a）の場合と同様の仮定のもとに計算を行うと、総発生電力は8.1W、ステンレス基板による抵抗損失が0.61Wと計算される。これは総発生電力の7.52%を占め、小面積の場合の抵抗損失と比較すると、2倍以上である。

【0023】以上の計算結果から、光起電力素子の大面積化に伴って、基板での電流損失が増加するという問題があることが分かった。

【0024】加えて、上記問題点を解決するには、後述するように導電性箔体を導電性基板上に設ける必要があるが、その一般的な方法としては、半田もしくは抵抗溶接法が挙げられる。しかし、半田においては以下の（1）や（2）の問題が、また抵抗溶接法においては以下の（3）の問題があることが判明した。

【0025】（1）半田ごてで熱を加えた時に、その熱で基板が変形してしまい、太陽電池素子の平面性を失ってしまう。

【0026】（2）溶剤を用いてもフラックスが取れにくく、温湿度が加わった状態でさびを発生してしまう。その結果、太陽電池素子の被覆材の剥離を起こしてしまう。

【0027】（3）火花が飛んでしまい、それが太陽電池素子の有効面に飛散すると、素子がショートしてしまう。

【0028】本発明の目的は、上述した現状に鑑み、発生する電流を分散して集電することにより、抵抗損失が少ない光起電力素子を提供するものである。また、この対策によって、設置上の問題が発生しない光起電力素子を提供することも目的としている。

【0029】

【課題を解決するための手段】本発明の光起電力素子は、4辺からなる導電性基板を有する光起電力素子において、該導電性基板の少なくとも1辺に、該導電性基板と接触して、該導電性基板よりも高い電気導電性を有する導電性箔体を少なくとも1つ設けたことを特徴とする。

【0030】本発明の光起電力素子は、前記導電性箔体が、光起電力素子の非受光面側に設けられていることを特徴とする。

【0031】また、本発明の光起電力素子は、前記導電性箔体が、銅を主成分とすることを特徴であり、さらには、前記導電性箔体の厚みが、 $70\mu\text{m}$ 以上 $150\mu\text{m}$ 以下であることを特徴とする。

【0032】また、本発明の光起電力素子は、前記導電性基板が、ステンレス基板であることを特徴とする。

【0033】さらに、本発明の光起電力素子は、前記導電性箔体と前記導電性基板が、超音波溶接法により溶接されていることを特徴とする。

【0034】また、本発明の光起電力素子は、前記導電性箔体が、前記導電性基板の相対する2辺に設けられていることを特徴とする。

【0035】さらに、本発明の光起電力素子は、前記導電性箔体が前記導電性基板に設置している部分が、該導電性基板に対して直角に折り曲げられていることを特徴とする。

【0036】また、本発明の光起電力素子の製造方法は、前記導電性箔体と前記導電性基板が、超音波溶接法により接続されていることを特徴とする。

【0037】

【作用】本発明では、4辺からなる導電性基板を有する光起電力素子において、該導電性基板の少なくとも1辺に、導電性基板よりも高い導電率を有する導電性箔体を少なくとも1つ設けることにより、ステンレス基板上の電流の方向を分散することができるので、一か所への電流集中がなくなり、抵抗損失を減少させることができる。

【0038】以下では、上記作用について、図6を用いて説明する。

【0039】図6(a)は、例えば、光起電力素子600を形成するステンレス基板601上の1辺に銅箔602を接続した形態であり、図中矢印は電流の経路を示している。図6(a)のように銅箔を設けた場合、電流は銅箔に向かって流れていき、銅箔上で集められた電流は銅箔中を通過する。したがって、本発明(図6(a))は、従来例(図8(b))と比較すると、ステンレス上での電流の行路長が短くなり、さらに集中した電流は、ステンレスよりも体積抵抗率が1桁低い銅箔中を流れるため、抵抗損失を低く抑えることができる。

【0040】仮に、厚み $100\mu\text{m}$ 、長さ 300mm 、幅 7.5mm の銅箔(体積抵抗率 $1.7 \times 10^{-6} \Omega \text{cm}$)を、前述図8(b)で示した光起電力素子に取り付けたとして、上記仮定のもとに損失計算を行うと、ステンレス基板による抵抗損失が 0.046W 、銅箔による抵抗損失が 0.066W であり、合計 0.112W と計算される。これは総発生電力の 1.38% である。従来例の抵抗損失 7.52% と比較すると、十分な効果が得られる。

【0041】さらに図6(b)には、銅箔を相対する辺に2枚設けた場合を示しているが、この場合の抵抗損失

を計算すると総発生電力の 0.55% となり、さらに損失を低減できる。

【0042】上記導電性箔体は、導電性基板の形態によっては何枚設けてもよく、特に1枚と限定されるものではない。ここで用いる導電性箔体としては、設ける対象となる導電性基板の辺の長さとはほぼ同程度の長さを有するものが望ましい。

【0043】また、導電性箔体は光起電力素子の受光面側と非受光面側のどちらに設けても構わないが、導電性箔体の複数化及び幅広化によって予測される受光量損失を極力避けるために、非受光面側に設けるのが好ましい。

【0044】さらに非受光面側に設ける場合でも、発電の有効領域範囲外に設けるのが好ましい。図6(c)は、導電性箔体を素子の中央部に設けた場合を示している。電流の行路長としては、図6(b)に示す状態と同等ではあるが、この場合は有効領域の裏側であることから、銅箔を設置する際の半田の熱で半導体層にダメージを与えやすいなどの問題がある。よって、導電性箔体は、非受光面側で有効領域範囲外に設けることが特に望ましい。

【0045】本発明において使用する導電性箔体としては、体積抵抗率が低く箔材として工業的に安定して供給されている材料が望ましく、加工性が良く、安価な銅箔が好適に用いられる。

【0046】また、銅箔を用いる場合には、腐食防止、酸化防止等の目的で、表面に薄い金属層を設けてもよい。該表面金属層としては、例えば、銀、パラジウム、パラジウムと銀の合金、又は金などの腐食されにくい貴金属や、ニッケル、錫、半田などの耐食性のよい金属が用いられる。

【0047】前記表面金属層の形成方法としては、例えば、作製が比較的容易な蒸着法、メッキ法、クラッド法が好適に用いられる。

【0048】また、導電性箔体の厚みとしては、 $70\mu\text{m}$ 以上 $150\mu\text{m}$ 以下が望ましい。 $70\mu\text{m}$ 以上とすることで、光起電力素子の発生電流密度に十分対応できるだけの断面積を確保できるとともに、実質上機械的結合部材として使用でき、かつ接続作業が導電性箔体を与える破損等の悪影響を防止することができる。一方、導電性箔体は厚くするほど抵抗損失を小さくすることができるが、 $150\mu\text{m}$ 以下とすることで表面被覆材によるなだらかな被覆が可能となる。また、段差が小さければ小さいほど表面被覆材の厚みを薄くでき、被覆材料を節約することができる。

【0049】また、導電性基板は、アモルファスシリコンのような薄膜型の太陽電池の場合、半導体を機械的に支持する部材としての役割や、場合によっては電極としての役割を果たすこともあるため、導電性のものが好ましい。導電性の材料としては、例えば、Fe, Cr, A

l, Mo, Au, Nb, Ta, V, Ti, Pt, Pb等の金属、又はこれらの合金、さらに、真ちゅう、ステンレス鋼等の薄板及びその複合体や、カーボンシート、亜鉛メッキ鋼板が挙げられる。これらの中でも、長期の使用状態における腐食防止、酸化防止の点から、ステンレスが好適に用いられる。

【0050】さらに、導電性基板と導電性箔体の接続部の形成方法としては、以下の2項目が満たされるよりは、1回の溶接で接触面積が稼げない抵抗溶接や、劣化が起こる半田で接続されている方が好ましい。

【0051】(1)導電性基板と導電性箔体の接触面積が大きい方が抵抗損失が少ない。

【0052】(2)長期信頼性の点から金属結合により接続が望ましい。

【0053】しかし、より好ましい形成方法は、1回の溶接で接触面積が稼げて、かつ金属結合を形成できる超音波溶接である。

【0054】また、導電性箔体を導電性基板の相対する2辺に設けた場合には、導電性箔体設置部分を折り曲げることが可能となる。導電性箔体を設置した部分は、発電に寄与しない非有効領域であるため、該設置部分を折り曲げることによって、モジュール効率を向上させることができる。

【0055】さらに、これら一連の光起電力素子の製造方法として、導電性箔体と導電性基板とを超音波溶接法で接続する方法が好適に用いられる。超音波溶接法を用いることにより、上述した問題点を解決できるだけでなく、残留フラックスによる太陽電池被覆材の剥離という信頼性の問題や、抵抗溶接での火花が飛んで素子がダメージを受ける等の問題を解決することができる。

【0056】

【実施態様例】以下に本発明の実施態様例を説明する。

【0057】(光起電力素子)本発明で用いられる光起電力素子は、単結晶、多結晶あるいはアモルファスシリコン系太陽電池に適用できる以外に、シリコン以外の半導体を用いた太陽電池、ショットキー接合型の太陽電池にも適用可能である。しかし、以下では代表してアモルファスシリコン太陽電池の場合について説明する。

【0058】本発明の太陽電池構成としては、例えば、導電性基板と、該導電性基板上に設けた下部電極と、下部電極上に設けた発電に寄与する半導体層と、該半導体層の光入射面側に設けた集電電極からなる構成が望ましい。また、所望に応じて前記半導体層の光入射面側と前記集電電極との間に、反射防止や表面抵抗を低くする目的から上部電極層(透明導電層)を設けても良い。

【0059】(下部電極)本発明で用いられる下部電極は、半導体層で発生した電力を取り出すための一方の電極であり、半導体層に対してはオーミックコンタクトとなるような仕事関数を持つ材料であることが要求される。その材料としては、例えば、Al, Ag, Pt, A

u, Ni, Ti, Mo, Fe, V, Cr, Cu, ステンレス、真ちゅう、ニクロム、 SnO_2 , In_2O_3 , ZnO , ITO等のいわゆる金属単体または合金、及び透明導電性酸化物(TCO)等が用いられる。

【0060】下部電極の表面は平滑であることが好ましいが、光の乱反射を起こさせる場合にはテクスチャー化してもよい。また、基板が導電性であるときは下部電極は特に設ける必要はない。

【0061】下部電極の作製方法は、メッキ、蒸着、スパッタ等のいずれの方法を用いてもよい。

【0062】(半導体層)本発明で用いられる半導体層は、薄膜太陽電池として一般に使用される公知の半導体物質を使用することができる。本発明に用いられる太陽電池素子の半導体層としては、例えば、pin接合非晶質シリコン層、pn接合多結晶シリコン層、 $\text{CuInSe}_2/\text{CdS}$ 等の化合物半導体層が挙げられる。

【0063】上記半導体層の形成方法としては、非晶質シリコン層の場合は、シランガス等のフィルムを形成する原材料ガスにプラズマ放電を発生させるプラズマCVD等により形成することができる。また、半導体層がpn接合多結晶シリコン層の場合は、例えば熔融シリコンから薄膜を形成する方法がある。また、半導体層が $\text{CuInSe}_2/\text{CdS}$ の場合は、電子ビーム蒸着法、スパッタリング法、電析法等の方法で形成される。

【0064】(上部電極(透明電極層))本発明で用いられる上部電極は、半導体層で発生した起電力を取り出すための電極であり、下部電極と対をなすものである。上部電極は、アモルファスシリコンのようにシート抵抗が高い半導体の場合に必要であり、結晶系の太陽電池ではシート抵抗が低い場合特に必要ではない。また、上部電極は、光入射側に位置するため、透明であることが必要で、透明電極とも呼ばれている。上部電極は、太陽や白色蛍光灯等からの光を半導体層内に効率よく吸収させるために光の透過率が85%以上であることが望ましく、さらに、電気的には光で発生した電流を半導体層に対し横方向に流れるようにするためにシート抵抗値は $100\Omega/\square$ 以下であることが望ましい。このような特性を備えた材料としては、 SnO_2 , In_2O_3 , ZnO , CdO , CdSnO_4 , ITO($\text{In}_2\text{O}_3+\text{SnO}_2$)などの金属酸化物が挙げられる。

【0065】(集電電極)本発明で用いられる集電電極は、一般的には櫛状に形成され、半導体層や上部電極のシート抵抗の値から、その好適な幅やピッチが決定される。集電電極は比抵抗が低く太陽電池の直列抵抗とならないことが要求され、好ましい比抵抗としては $10^{-2}\Omega\text{cm}\sim 10^{-6}\Omega\text{cm}$ である。集電電極の材料としては、例えばTi, Cr, Mo, W, Al, Ag, Ni, Cu, Sn, Pt等の金属、又はこれらの合金や半田が用いられる。一般的には、金属粉末と高分子樹脂バインダーがペースト状になった金属ペーストが用いられている

が、これに限られたものではない。

【0066】

【実施例】以下本発明の一実施例を、図1～図6を参照して説明する。

【0067】（実施例1）本例では、光起電力素子が、基板としてステンレス基板を用いた非晶質シリコン太陽電池の場合を、図1（a）を用いて具体的に説明する。図1（a）は、本例の太陽電池素子を2個接続した太陽電池モジュールを光入射面側から見た概略図である。 *

*【0068】まず、太陽電池素子用の基板として、表面を洗浄した厚さ0.1mmのステンレススチール箔（体積抵抗率 $6.0 \times 10^{-5} \Omega \text{cm}$ ）からなるロール状ステンレス基板を用意した。

【0069】次に、このステンレス基板の表面上に、複数の太陽電池素子を同時に形成する。この太陽電池素子は、表1に示した多層膜を有する構造体である。

【0070】

【表1】

基体・層の名称／厚さ	形成した面	形成方法／温度	使用した原料
ステンレス基板 / 0.1 mm	--	-- / --	--
ZnO膜 / 500 nm	ステンレス基板	スパッタ / 350℃	ZnO
n型a-Si層① / 15 nm	ZnO膜	P-CVD / 250℃	SiH ₄ , PH ₃ , H ₂
i型a-Si層① / 400 nm	n型a-Si層①	P-CVD / 250℃	SiH ₄ , H ₂
p型a-Si層① / 10 nm	i型a-Si層①	P-CVD / 250℃	SiH ₄ , BF ₃ , H ₂
n型a-Si層② / 10 nm	p型a-Si層①	P-CVD / 250℃	SiH ₄ , PH ₃ , H ₂
i型a-Si層② / 80 nm	n型a-Si層②	P-CVD / 250℃	SiH ₄ , H ₂
p型a-Si層② / 10 nm	i型a-Si層②	P-CVD / 250℃	SiH ₄ , BF ₃ , H ₂
ITO層 / 70 nm	p型a-Si層②	蒸着 / 200℃	In, Sn, O ₂

上述の成膜をしたロール状ステンレス基板を切断することにより、図1（a）に示した2個の太陽電池素子（30.0cm×30.0cm）100を作製した。

【0071】この太陽電池素子100に対して、以下の処理を順番に行った。

【0072】（1）太陽電池素子100の表面上に、ITOのエッチング材（FeCl₃）含有ペーストを、パターン101（28.2cm×29.4cm）のようにスクリーン印刷した後、純水洗浄することにより、ITO層の一部を除去し上部電極と下部電極の電気的な分離を確実にした。

【0073】（2）エッチング領域のすぐ外側にポリイミドの絶縁テープを貼付し（不図示）、さらにそのテープ上に厚さ100μmの銅箔102を両面テープにより貼付した。この段階の銅箔102は、電気的に浮遊状態になっている。

【0074】（3）その銅箔102に平行で、かつすぐ外側の位置に、本発明に係るところの厚さ100μmの軟質銅箔103を、半田により図1（a）のように接続して、下部電極からの取り出しとした。この軟質銅箔1

03は、体積抵抗率が $1.7 \times 10^{-6} \Omega \text{cm}$ のものであり、銅箔の断面積を考慮してもステンレス基板よりは高い導電性を有するものである。

【0075】（4）銅箔103の右端部を図1（a）に示すように、ポリイミド絶縁テープ104で覆い隠しておいた。

【0076】（5）別途準備しておいた銀コートワイヤー（直径100μmの銅ワイヤーに、銀ペーストを20μm厚でコーティング後、乾燥処理したもの）を、図1（a）のように配置し、1気圧の圧力を加えながら150℃で20秒間プレスして、太陽電池素子の有効域との接着を行い、集電電極105とした。

【0077】（6）銅箔102と集電電極105とを電気的に接続するために、銅箔102上にある集電電極105の表面上に銀ペーストをスポット状に塗布（106）し、オーブンで硬化した。これによって、銅箔102は上部電極からの取り出し電極となりえる。

【0078】（7）厚さ100μmの銅箔から金型で抜いて作製したL字の金属箔材107を、図1（a）に示すように載置した。この金属箔材107の一端は、一方

の太陽電池素子の銅箔（上部電極）102の部分に、また金属箔材107の他端は、隣接する太陽電池素子の銅箔（下部電極）103の部分に半田付けされた。その結果、2つの太陽電池素子は直列接続された。

【0079】以上のような工程を経て、2直列（2個の太陽電池素子を直列接続したもの）の太陽電池モジュールが完成した。

【0080】以下では、本例の太陽電池モジュールの太陽電池特性を、シミュレータを用いて測定した結果について述べる。但し、シミュレータとは、AM1.5グローバルの太陽光スペクトルと、 $100\text{W}/\text{cm}^2$ の光量とを有する疑似太陽光源である。本例では、変換効率が8.00%であった。また直列抵抗を算出したところ、 $27\Omega\text{cm}^2$ であった。

【0081】（比較例1）本例では、実施例1の「図1(a)に示すような軟質銅箔（下部電極）103を設ける」代わりに、「長方形型の金属箔材108を直接ステンレス基板に接続して直列化した」点が異なる。

【0082】図1(b)および図1(c)を用いて具体的に説明する。図1(b)は、本例の太陽電池素子を2個接続した太陽電池モジュールを光入射面側から見た概略図である。また、図1(c)は、図1(b)を裏面側から見た概略図である。

【0083】長方形型の金属箔材108の一端は、一方の太陽電池素子の銅箔（上部電極）109の部分に、また金属箔材108の他端は、隣接する太陽電池素子の裏面のステンレス基板に半田付けされた。その結果、2つの太陽電池素子は直列接続された。銅箔109とステンレス基板とが半田付けされた面積は、約直径5mmの円形であった。

【0084】他の点は、実施例1と同様とした。

【0085】本例においても、実施例1と同様のシミュレータを用いた太陽電池特性の測定を行った。その結果、本例では、変換効率が7.48%であった。また直列抵抗を算出したところ、 $32\Omega\text{cm}^2$ であった。

【0086】理論的な損失計算からすると、実施例1と比較例1の変換効率の差は約0.5%であり、上述した実測値の差は、この理論値と合致していることが分かった。

【0087】したがって、比較例1の直列抵抗がアップしている理由は、ステンレス基板によるものと推定した。このことから、導電性基板の上に、この導電性基板より導電性の良い銅箔を設けることによって、太陽電池素子を直列接続した場合の直列抵抗を下げる事が可能であり、変換効率を飛躍的に向上させることができると判断した。

【0088】（実施例2）本例では、太陽電池素子の非受光面側に軟質銅箔203を設けた点が実施例1と異なる。

【0089】図2(a)および図2(b)を用いて具体

的に説明する。図2(a)は、本例の太陽電池素子を2個接続した太陽電池モジュールを光入射面側から見た概略図である。また、図2(b)は、図2(a)を裏面側から見た概略図である。

【0090】太陽電池素子としては、実施例1と同じ太陽電池素子200を用いている。太陽電池素子200の表面上に、パターン201（ $28.9\text{cm}\times 29.4\text{cm}$ ）のようにエッチング材含有ペーストをスクリーン印刷し、純水洗浄することにより、ITO層の一部を除去するまでは、実施例1と同じである。

【0091】この太陽電池素子200に対して、以下の処理を順番に行った。

【0092】(1)厚さ $100\mu\text{m}$ の軟質銅箔203を、図2(b)中に示すような非受光面側の位置に載置し、等間隔で5点程半田付けして、下部電極からの取り出しとした。半田としては、ステンレス用の特殊な半田（ハロゲン入り半田）を用いた。フラックスは、半田付け後、MEKで洗浄した。

【0093】(2)実施例1と同様の方法で、銅箔202、集電電極204、銀ドット205を順次形成していき、最後に長方形の金属箔材206により直列化を行った。

【0094】他の点は、実施例1と同様とした。

【0095】本例においても、実施例1と同様のシミュレータを用いた太陽電池特性の測定を行った。その結果、本例では、変換効率が8.05%であった。また直列抵抗を算出したところ、 $26.8\Omega\text{cm}^2$ であった。

【0096】本例の結果は、実施例1とほぼ同程度の値を示しており、銅箔を受光面側、非受光面側のどちらに設けても同様の効果が得られることが分かった。

【0097】また、銅箔を裏面に設置した本例の場合には、発電に寄与する有効面積（エッチングライン201で囲まれた面積）が 849.66cm^2 であり、実施例1（ 829.08cm^2 ）と比較すると 20.58cm^2 有効面積が広がっている。すなわち、銅箔を非受光面側に設けた場合には、受光面側での銅箔のスペースを節約できるので、有効面積を大きくでき、モジュール効率を向上させることができると判断した。

【0098】（実施例3）本例では、太陽電池素子の非受光面側の相対する2辺の位置に軟質銅箔303を設けた点が実施例1と異なる。

【0099】図3(a)および図3(b)を用いて具体的に説明する。図3(a)は、本例の太陽電池素子を2個接続した太陽電池モジュールを光入射面側から見た概略図である。また、図3(b)は、図3(a)を裏面側から見た概略図である。

【0100】太陽電池素子としては、実施例1と同じ太陽電池素子300を用いている。太陽電池素子300の表面上に、パターン301（ $28.2\text{cm}\times 29.4\text{cm}$ ）のようにエッチング材含有ペーストをスクリーン印

刷し、純水洗浄することにより、ITO層の一部を除去するまでは、実施例1と同じである。

【0101】この太陽電池素子300に対して、以下の処理を順番に行った。

【0102】(1) 厚さ100 μ mの軟質銅箔303を、図3(b)中に示すような非受光面側の相対する2辺の位置に載置し、等間隔で5点程半田付けして、下部電極からの取り出しとした。また、半田としては、ステンレス用の特殊な半田(ハロゲン入り半田)を用いた。フラックスは、半田付け後、MEKで洗浄した。

【0103】(2) 受光面側のエッチング領域のすぐ外側で、銅箔303のちょうど裏側にあたる場所に、ポリイミドの絶縁テープを貼り付けした(不図)。さらに、そのテープ上に厚さ100 μ mの銅箔302を両面テープにより貼り付けした。これらも、図3(a)に示すとおり太陽電池素子300の相対する2辺に設けた。

【0104】(3) 実施例1と同様の方法で、集電電極304、銀ドット305を順次形成していき、最後に2枚の金属箔材306により2か所で直列化を行った。この金属箔材306の一端は、一方の太陽電池素子の銅箔(上部電極)302の部分に、また金属箔材306の他端は、隣接する太陽電池素子の銅箔(下部電極)303の部分に半田付けされた。その結果、2つの太陽電池素子は直列接続された。

【0105】他の点は、実施例1と同様とした。

【0106】本例においても、実施例1と同様のシミュ

*レータを用いた太陽電池特性の測定を行った。その結果、本例では、変換効率が8.07%であった。また直列抵抗を算出したところ、25 Ω cm²であった。

【0107】本例の結果は、実施例1と比較すると、直列抵抗がさらに小さくなっており、変換効率もさらに向上していることが分かる。したがって、銅箔をステンレス基板に2枚接続したため、ステンレス上での抵抗がさらに小さくなり、変換効率のアップ及び直列抵抗の減少が生じたものと判断した。

10 【0108】以上により、導電性箔体を導電性基板の相対する2辺に設けることの効果が確認された。

【0109】(実施例4) 本例では、以下の3種類の太陽電池素子A、B、Cにおける、初期変換効率、直列抵抗及びシャント抵抗に関して調査した。

【0110】太陽電池素子A：実施例3で示したものと全く同構成の太陽電池素子。

【0111】太陽電池素子B：裏面に設置する銅箔を抵抗溶接法で溶接した以外は実施例3と全く同構成の太陽電池素子。

20 【0112】太陽電池素子C：裏面に設置する銅箔を超音波溶接法で溶接した以外は実施例3と全く同構成の太陽電池素子。

【0113】表2は、太陽電池素子A、B、Cの初期変換効率、直列抵抗及びシャント抵抗である。

【0114】

【表2】

素子の名称	変換効率 (%)	直列抵抗 (Ω cm ²)	シャント抵抗 (k Ω cm ²)
太陽電池素子A	8.05	25.2	140
太陽電池素子B	6.98	25.0	7
太陽電池素子C	8.06	25.7	135

表2に示したとおり、抵抗溶接を行った太陽電池素子Bは、初期変換効率が他と比較してかなり低い6.98%であった。シャント抵抗が低いことから、火花の飛散によって素子が部分的にショートしたためであると推定した。また、この段階では、太陽電池素子AとCではほとんど差がなく、超音波溶接でも半田接続に比べて損傷のないことが分かった。

【0115】以下では、さらに、これら太陽電池素子A、B、Cに対して信頼性試験を実施した結果について説明する。本例における信頼性試験は、日本工業規格C8917の結晶系太陽電池モジュールの環境試験方法及

び耐久試験方法に定められた温湿度サイクル試験A-2に基づいて行った。

40 【0116】各太陽電池素子を、温湿度が制御できる恒温恒湿器に投入し、相対湿度を-40℃から+85℃の範囲で変化させるサイクル試験を100回繰り返し行った。

【0117】表3は、太陽電池素子A、B、Cの試験終了後の変換効率、直列抵抗及び変換効率の劣化率である。

【0118】

【表3】

素子の名称	変換効率 (%)	直列抵抗 ($\Omega \text{ cm}^2$)	効率劣化率 (%)
太陽電池素子A	7.78	29.5	3.4
太陽電池素子B	6.97	25.2	0.1
太陽電池素子C	8.05	25.6	0.1

表3に示したとおり、超音波溶接で銅箔を設置した太陽電池素子Cは、変換効率の劣化が0.1%で有意な劣化が生じなかったのに対し、半田で銅箔を設置した太陽電池素子Aは3.4%の効率変化を生じた。各太陽電池素子を試験後に観察したところ、太陽電池素子Aでは半田がぼそぼそで脆くなっており、銅箔が簡単に手で剥れる状態であった。この結果から、超音波溶接の方が、長期信頼性という点では安定であることが分かった。

【0119】また、半田付けに要する作業時間と、超音波溶接に要する作業時間の測定を行った。半田付けには、作業員1人が半田付けを始めてから、フラックスの洗浄を行うまでに要した時間は、約4.5分/1枚であった。一方、超音波溶接では自動機で5秒/1枚であり、洗浄工程も不要であった。したがって、超音波溶接*

*の方が、製造コストの低減効果も高いと判断した。

【0120】(実施例5)本例では、銅箔の厚みを変えて、初期変換効率、銅箔割れの有無、及び気泡発生の有無に関して調査した。

【0121】銅箔の厚みとしては、35, 50, 70, 100, 150, 200, 300 μm の7種類(幅は全て7.5mm)を用意して、実施例4で作製した太陽電池素子Bと全く同様の構成の太陽電池素子D, E, F, G, H, I, Jを作製した。

【0122】表4は、太陽電池素子D~Jの銅箔厚さ、初期変換効率、銅箔割れの有無、及び気泡発生の有無に関して纏めたものある。

【0123】

【表4】

素子の名称	銅箔厚さ (μm)	変換効率 (%)	銅箔割れ の有無	気泡発生 の有無
太陽電池素子D	35	8.01	有	無
太陽電池素子E	50	8.04	有	無
太陽電池素子F	70	8.06	無	無
太陽電池素子G	100	8.07	無	無
太陽電池素子H	150	8.08	無	無
太陽電池素子I	200	8.09	無	有
太陽電池素子J	300	8.09	無	有

表4に示したとおり、銅箔が50 μm 以下の太陽電池素子D, Eでは、超音波溶接した際、超音波の振動で銅箔にひび割れが生じた。

【0124】図4は、銅箔厚みと変換効率との関係を示すグラフである。

【0125】銅箔の厚みは厚いほど、銅箔の抵抗損失が小さくなるので、変換効率は良好な値となったが、200 μm 以上ではほぼ飽和傾向を示した。また、銅箔の厚

みが70 μm より小さいと、急激に変換効率が低下していく傾向が見られた。

【0126】また、通常直列接続まで終了した太陽電池素子には、表面が傷つかないようにすることと、湿気を防ぐ目的から、有機樹脂層が設けられる。本例では、上述した7種類の太陽電池素子D~Jに、接着層としてEVA(エチレンビニルアセテート)、表面保護層としてETFE(エチレンと4ふっ化エチレンの共重合体)を

用いて、真空ラミネーターで加熱圧着することにより有機樹脂層を形成した。

【0127】その結果、太陽電池素子D～Hに関しては、良好に有機樹脂層を形成できたが、IとJに関しては、銅箔の段差部で気泡が発生した。これに関して詳細に実験を試みた結果、段差が約200μm以上存在する場合には、段差部に十分な圧力がかからないために、空気が残ってしまい気泡が生ずることが分かった。

【0128】以上のことから、導電性箔体の厚みとしては、70μm以上150μm以下が好ましいと判断した。 10

【0129】(実施例6)本例では、導電性基板に設置している導電性箔体の部分を、該導電性基板に対して直角に折り曲げる効果について検討した。

【0130】図5(a)および図5(b)を用いて具体的に説明する。図5(a)は、本例の太陽電池素子を2個接続した太陽電池モジュールを光入射面側から見た概略図である。また、図5(b)は、図5(a)を裏面側から見た概略図である。

【0131】太陽電池素子500としては、実施例3で 20 示したものと全く同構成の太陽電池素子を用意し、5直列(5個の太陽電池素子を直列接続したもの)の太陽電池モジュールを、10モジュール作製し(図5は2直列)、EVAとETFEで有機樹脂層を形成した(不図示)。素子間のギャップは、1mmに設定した。

【0132】次に、そのうちの5モジュールを、図5(a)および(b)の中に一点鎖線で示した部分(エッチングライン501より外側で銅箔502より内側の領域)を、バンダー曲げ機により、導電性基板に対して直角に曲げ加工した。図5(c)は、この曲げ加工を施した後のY-Y'部分(図5(a)、(b))の断面図を表している。 30

【0133】さらに、曲げ加工を施した5モジュールと曲げ加工無しの5モジュールを実際に隙間なく敷き詰め、設置面積を測定した。その結果、曲げ加工をしたモジュールの面積が2.23m²であるのに対して、曲げ加工無しのモジュールの面積は2.31m²であった。

【0134】したがって、曲げ加工を施すことにより、より小さな面積での発電が可能となり、モジュールあたりの面積効率を向上することが可能であると判断した。 40

【0135】

【発明の効果】以上説明したように、本発明によれば、大面積化にも対応できる高変換効率の光起電力素子を提供することができ、さらには、超音波溶接を用いることによって、高信頼性で低コストで、製造も容易な光起電力素子が得られる。

【図面の簡単な説明】

【図1】実施例1および比較例1に係る太陽電池モジュールの概略図である。

【図2】実施例2に係る太陽電池モジュールの概略図である。

【図3】実施例3に係る太陽電池モジュールの概略図である。

【図4】実施例5に係る銅箔厚みと変換効率との関係を示すグラフである。

【図5】実施例6に係る太陽電池モジュールの概略図である。

【図6】本発明に係る太陽電池素子の接続形態における電流経路を示す概略図である。

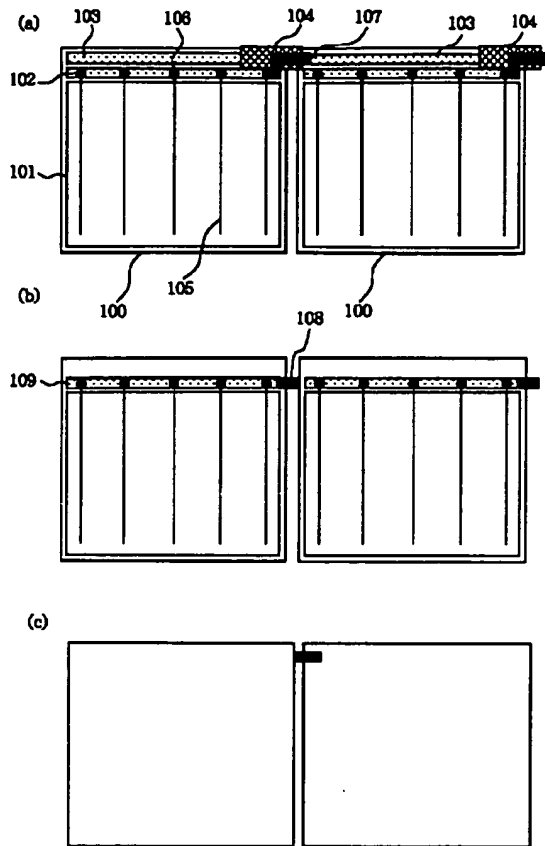
【図7】従来例に係る太陽電池素子、及び太陽電池モジュールの概略図である。

【図8】従来例に係る太陽電池素子の接続形態における電流経路を示す概略図である。

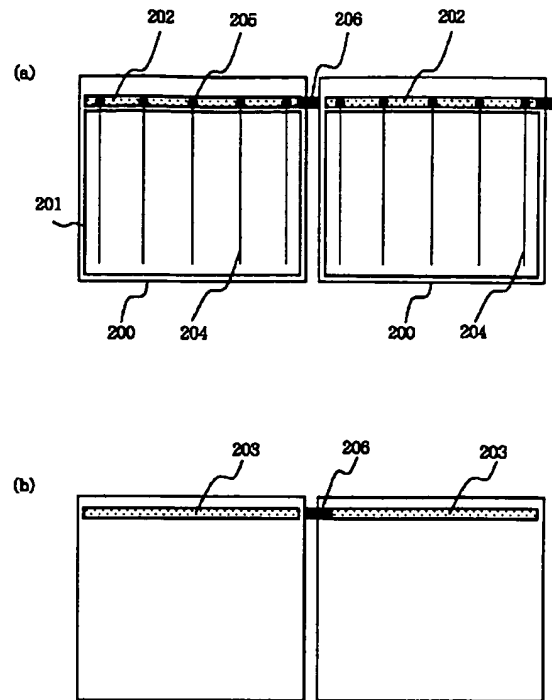
【符号の説明】

100、200、300、500、600、700、800、810 太陽電池素子、
101、201、301、501、701 エッチングライン、
102、109、202、302、502、708、710 銅箔、
103、203、303、503、602 導電性箔体、
104、709 絶縁テープ、
105、204、304、707 集電電極、
106、205、305 銀ドット、
107、108、206、306、712、802、812 金属箔材、
601、702、711、801、811 導電性基板、
703 下部電極層、
704 半導体層、
705 上部電極層。

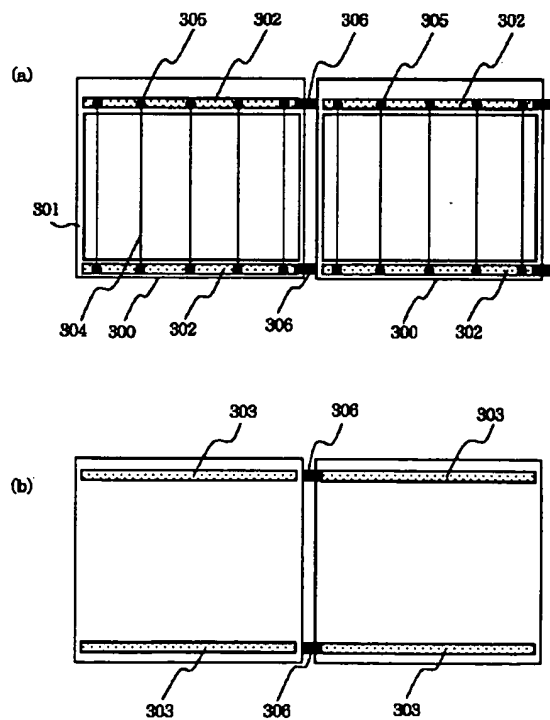
【図1】



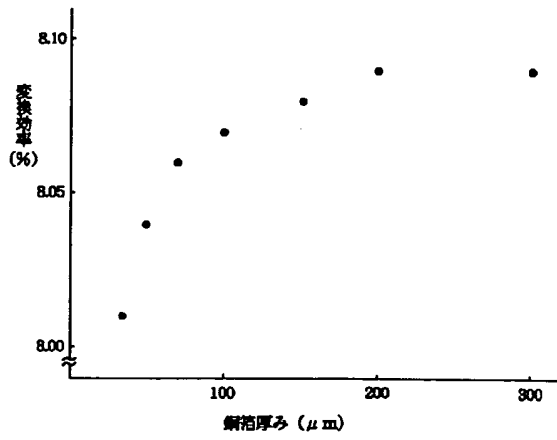
【図2】



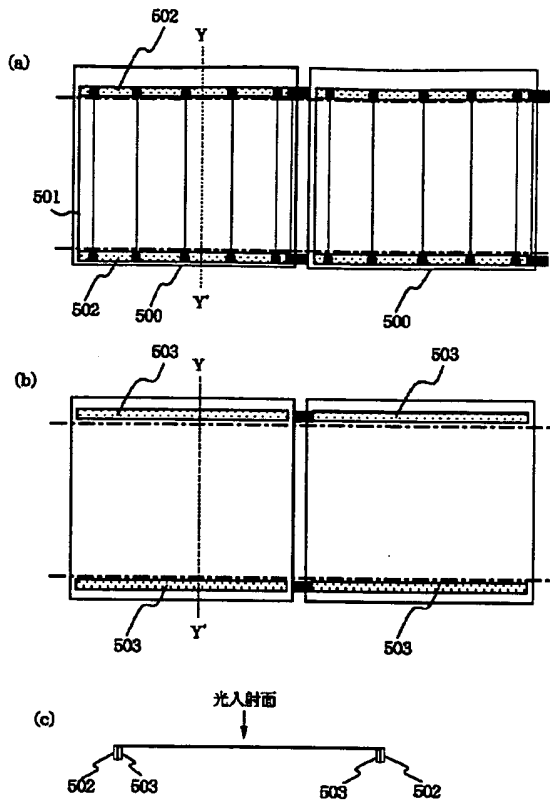
【図3】



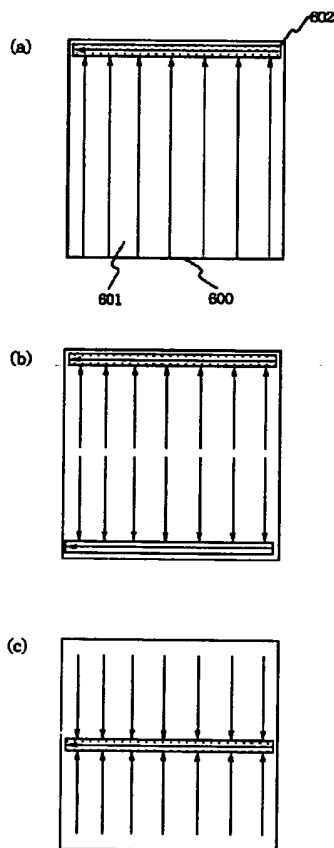
【図4】



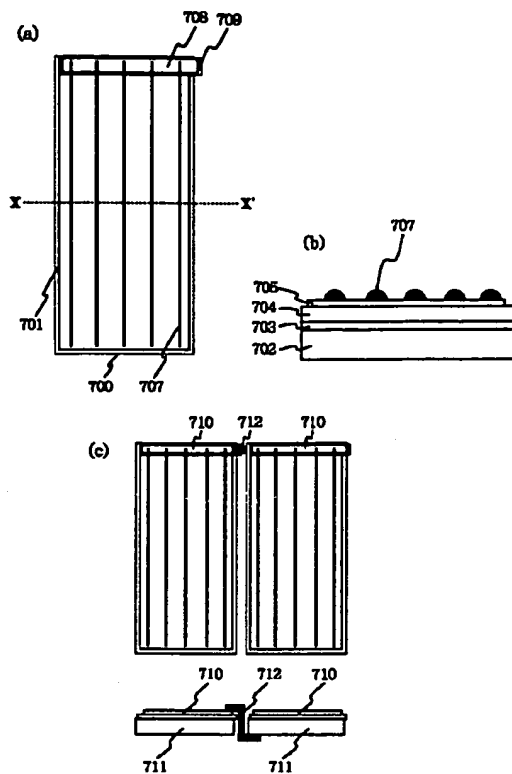
【図5】



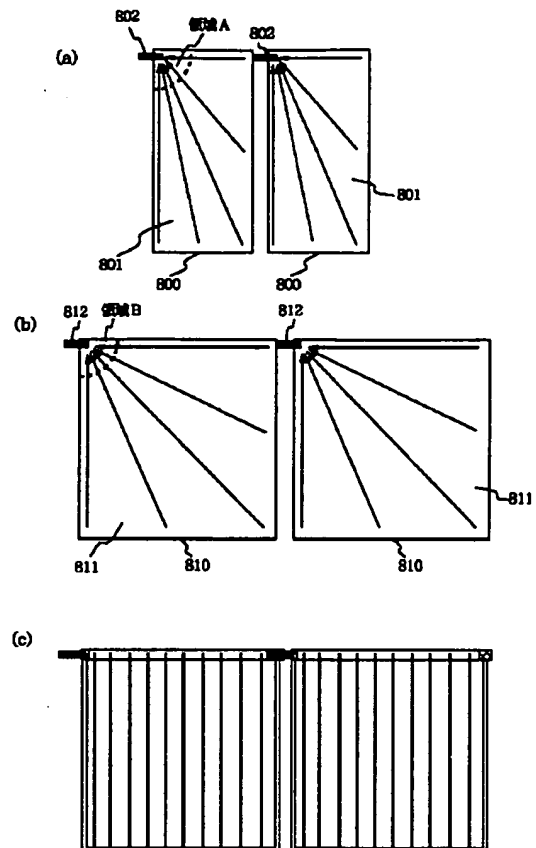
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 竹山 祥史
 東京都大田区下丸子3丁目30番2号キャノ
 ン株式会社内

